

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-059614

(43)Date of publication of application : 26.02.2002

(51)Int.Cl.

B41J 29/00
B41J 2/045
B41J 2/055
H01L 41/09

(21)Application number : 2000-254238

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 18.08.2000

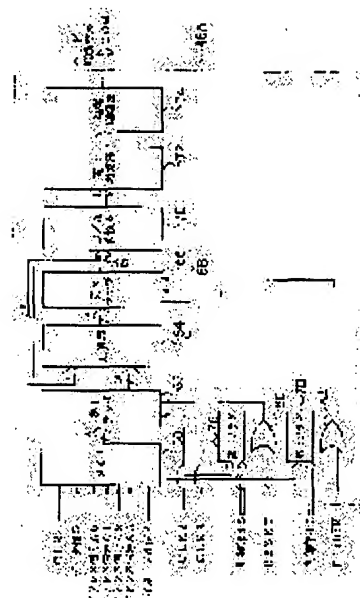
(72)Inventor : USUDA HIDENORI

(54) INK JET PRINTER, AND DRIVING WAVEFORM GENERATOR AND GENERATING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an ink jet printer and a driving waveform generator and a generating method of an ink head in which high accuracy printing can be ensured even if a noise pulse enters a reset signal or a floor signal.

SOLUTION: A driving waveform generating circuit 46 generates a waveform for driving a plurality of drive elements in an ink head 50 and performs logical operation of a flag referring to an operation mode signal, a reset signal and a floor signal such that the reset signal and the floor signal do not become active when a noise is mixed thus preventing disturbance and deterioration of image quality and damage of the head.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The ink jet printer which prints the aforementioned picture on a record medium based on the printing signal of a picture characterized by providing the following. The ink head which has two or more driver elements which two or more nozzles and these nozzles are driven [driver elements], and make an ink drop breathe out. The drive wave generation circuit which performs logical operation with the flag and the aforementioned reset signal which referred to the mode-of-operation signal, and the aforementioned floor signal so that a reset signal and a floor signal may not become active, when a noise enters, while generating the drive wave which drives two or more aforementioned driver elements.

[Claim 2] The ink jet printer which prints the aforementioned picture on a record medium based on the printing signal of a picture characterized by providing the following. The ink head which has two or more driver elements which two or more nozzles and these nozzles are driven [driver elements], and make an ink drop breathe out. The drive wave generation circuit which performs logical operation with the aforementioned drive wave, the aforementioned reset signal, and the aforementioned floor signal so that a reset signal and a floor signal may not become active, when a noise enters, while generating the drive wave which drives two or more aforementioned driver elements.

[Claim 3] The ink jet printer which prints the aforementioned picture on a record medium based on the printing signal of a picture characterized by providing the following. The ink head which has two or more driver elements which two or more nozzles and these nozzles are driven [driver elements], and make an ink drop breathe out. The drive wave generation circuit which performs logical operation with the counter signal, the aforementioned reset signal, and the aforementioned floor signal which are acquired by inputting the clock signal for generating the aforementioned drive wave so that a reset signal and a floor signal may not become active, when a noise enters, while generating the drive wave which drives two or more aforementioned driver elements.

[Claim 4] Drive wave generation equipment characterized by performing logical operation with the flag and the aforementioned reset signal which referred to the mode-of-operation signal, and the aforementioned floor signal so that it is drive wave generation equipment which generates the drive wave for making a driver element drive, and a reset signal and a floor signal may not become active, when a noise enters.

[Claim 5] Drive wave generation equipment characterized by performing logical operation with the aforementioned drive wave, the aforementioned reset signal, and the aforementioned floor signal so that it is drive wave generation equipment which generates the drive wave for making a driver element drive, and a reset signal and a floor signal may not become active, when a noise enters.

[Claim 6] Drive wave generation equipment characterized by performing logical operation with the counter signal, the aforementioned reset signal, and the aforementioned floor signal which are acquired by inputting the clock signal for generating the aforementioned drive wave so that it is drive wave generation equipment which generates the drive wave for making a driver element drive, and a reset signal and a floor signal may not become active, when a noise enters.

[Claim 7] The drive wave generation method characterized by to be included the step which carries out as [become / active / the aforementioned reset signal and the aforementioned floor signal / when it is the drive wave generation method which generates the drive wave for making a driver element drive, logical operation of the step which inputs the flag which referred to the mode-of-operation signal, the step which inputs a reset signal and a floor signal, and the aforementioned flag, the aforementioned reset signal and the aforementioned floor signal performs and a noise enters].

[Claim 8] The drive wave generation method which carries out [that the step which carries out as / become / active / the aforementioned reset signal and the aforementioned floor signal / when it is the drive wave generation method which generates the drive wave for making a driver element drive, the logical operation of the step which inputs the

flag which referred to the mode-of-operation signal, the step which inputs a reset signal and a floor signal, and the aforementioned drive wave, the aforementioned reset signal and the aforementioned floor signal performs and a noise enters] is included, and / as the

[Claim 9] The drive wave generation method which generates the drive wave for making a driver element drive characterized by providing the following. The step which inputs the flag which referred to the mode-of-operation signal. The step which inputs a reset signal and a floor signal. The step carried out as [become / active / the aforementioned reset signal and the aforementioned floor signal / when logical operation with the counter signal, the aforementioned reset signal, and the aforementioned floor signal which are acquired by inputting the clock signal for generating the aforementioned drive wave is performed and a noise enters].

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to the technology at the time of generating the drive wave used in an ink jet printer for the drive of an ink head.

[0002]

[Description of the Prior Art] In recent years, the ink of **** is breathed out from an ink head and the ink jet printer which prints the picture which the computer etc. processed with multicolor many gradation is spreading widely as an output unit of a computer. In order to realize printing of these many gradation, controlling the weight of the ink drop breathed out from the nozzle of an ink head, and controlling the size of the ink dot formed in print media is performed.

[0003] It was common to have expressed the halftone of a printing picture by in how many pixels in fixed area conventionally an ink dot is formed by performing binary-ization of whether to form an ink dot. However, it is possible to express the halftone of a printing picture with many gradation more by forming recently the dot of the size from which plurality differs in 1 pixel using the ink of a shade.

[0004] For example, in order to form the ink dot from which a size differs in the ink jet printer using the piezo-electric element, the control of a meniscus (the shape of surface type of the ink in nozzle opening) and the control of the timing of the regurgitation of an ink drop in nozzle opening of an ink head are important. Therefore, in order to form a desired ink dot, changing the drive wave which operates the piezo-electric element of an ink head according to the size of the ink dot to form is performed.

[0005] The drive wave which operates a piezo-electric element has been controlled by the method of memorizing all the absolute values of the driver voltage in arbitrary time in memory beforehand, and the method of switching the resistance from which resistance differs using a piezo-electric element forming a capacitor between piezo-electric elements. However, in the case of the former, in order to memorize the drive wave, many memory is needed, and in the case of the latter, it has the problem which needs a complicated timing pulse signal.

[0006] In order to solve these troubles, the variation of the driver voltage in the arbitrary time of a drive wave is decided, and the method of acquiring a drive wave programmably is proposed by adding the value one by one with the adder.

[0007] Drawing 10 is the block diagram showing the internal configuration of the conventional drive wave generation equipment for generating a drive wave. Drawing 11 is explanatory drawing showing the process which generates the drive wave in the drive wave generation equipment shown in drawing 10. The drive wave generation equipment 1 shown in drawing 10 is equipped with memory 2, the accumulation section 4, and the digital to analog converter 6.

[0008] The drive data point which shows the wave of a driving signal COM is stored in memory 2. As shown in drawing, drive data-point **V1 read from memory 2, **V2, and **V3 are accumulated one by one in the accumulation section 4 synchronizing with the clock signal CLK. Here, a drive data point is data showing the variation of the driver voltage of per the 1 period t of a clock signal CLK.

[0009] And the **** signal COM is generated by carrying out the digital to analog of the 10 bits of the high orders by the digital to analog converter 6 among 18-bit accumulation results. Moreover, while 0 ***** of 18-bit accumulation results is carried out by inputting reset-signal RESET into the accumulation section 4, output voltage is set as 1.4V. Furthermore, while 8 bits of 0 ***** of low ranks are carried out among 18-bit accumulation results by inputting the floor signal FLOOR into the accumulation section 4, output voltage is set as 2.5V.

[0010]

[Problem(s) to be Solved by the Invention] However, with the drive wave generation equipment mentioned above, when a noise pulse goes into reset-signal RESET or the floor signal FLOOR during printing operation, the following problems occur. Namely, when a noise pulse went into reset-signal RESET and the variation of driver voltage was

negative, wave reversal was carried out, the piezo-electric element malfunctioned in change of steep driver voltage, and there was a possibility of destroying, depending on the case.

[0011] Moreover, depending on the timing of zero clearance, there is a possibility that a digit riser may stop occurring in the place where a digit riser needs to occur when a noise pulse goes into the floor signal FLOOR, and a normal drive wave may not be acquired, and ** occurred [the bottom of a digit], wave reversal was carried out, the piezo-electric element malfunctioned in change of steep driver voltage, and there was a possibility of destroying, depending on the case.

[0012] this invention is made in view of the above various technical problems, and the purpose is in offering the drive wave generation equipment and the drive wave generation method of the ink jet printer which can perform highly precise printing, and an ink head, even if a noise pulse goes into a reset signal or a floor signal.

[0013]

[Means for Solving the Problem] With the ink jet printer concerning this invention, for the above-mentioned purpose achievement While generating the drive wave which drives the ink head which has two or more driver elements which two or more nozzles and these nozzles are driven [driver elements], and make an ink drop breathe out, and two or more aforementioned driver elements When a noise enters, it is made to have the drive wave generation circuit which performs logical operation with the flag and the aforementioned reset signal which referred to the mode-of-operation signal, and the aforementioned floor signal so that a reset signal and a floor signal may not become active.

[0014] Moreover, while generating the drive wave which drives two or more driver elements, when a noise enters, it is made to have the drive wave generation circuit which performs logical operation with the aforementioned drive wave, the aforementioned reset signal, and the aforementioned floor signal so that a reset signal and a floor signal may not become active. Moreover, while generating the drive wave which drives two or more driver elements, when a noise enters, it is made to have the drive wave generation circuit which performs logical operation with the counter signal, the aforementioned reset signal, and the aforementioned floor signal which are acquired by inputting the clock signal for generating the aforementioned drive wave so that a reset signal and a floor signal may not become active.

[0015] Since disorder of quality of image, degradation, and head breakage can be prevented since a drive wave is not influenced [the] by this even if a noise enters during printing operation, and unusual operation of an accumulated-error clearance of the lower bit of a driving signal is lost, the drive wave as theoretical can be acquired.

[0016]

[Embodiments of the Invention] Hereafter, based on a drawing, the form of operation of this invention is explained in detail.

[0017] Drawing 1 is the perspective diagram showing the important section of the ink jet printer concerning the form of operation of this invention. as shown in drawing 1 , carriage 101 connects an ink jet printer 100 to the carriage motor 103 through the timing belt 102 of the carriage mechanism 12 -- having -- a guide -- it is constituted so that it may show around at a member 104 and may reciprocate in the direction of paper width of the record form 105 Moreover, the carriage 11 which used the ejection motor 106 is also arranged by the ink jet printer 100.

[0018] In the record form 105 in carriage 101, the field which counters, and the example shown in this drawing, the ink head 50 of an ink-jet formula is attached in the undersurface. DDO 50 breathes out an ink drop in the record form 105 in response to supply of ink to this ink according to movement of carriage 101 from the ink cartridge 107 currently laid in the upper part of carriage 101, a dot is formed, and a picture and a character are printed in the record form 105.

[0019] Moreover, capping equipment 108 is arranged in the non-printed field of an ink jet printer 100. This capping equipment 108 closes nozzle opening of the ink head 50 during the pause of printing. Therefore, since ink does not form thickening or an ink film when a solvent disperses from ink, there is no possibility that blinding may occur during the pause of printing at a nozzle during the pause of printing. Moreover, capping equipment 108 receives the ink drop from the ink head 50 by Flushing operation performed during printing operation. Cleaning equipment 109 is arranged near the capping equipment 108. This cleaning equipment 109 wipes off the ink drop and paper powder which adhered to ink there by carrying out wiping of the front face of DDO 50 with a blade etc.

[0020] Drawing 2 is the cross section showing one of two or more nozzles constituted by the ink head 50. As shown in drawing 2 , the nozzle opening 111 is formed in the nozzle plate 110 of the ink head 50, and the through-hole which divides the through-hole which divides the pressure generating room 113, the through-hole which divides two ink feed hoppers 114 which are open for free passage on both sides in the pressure generating room 113 or a slot, and two common ink rooms 115 which are open for free passage to these ink feed hoppers 114, respectively is formed at the passage formation board 112. The diaphragm 116 consisted of sheet metal in which elastic deformation is possible, and has fixed at the nose of cam of piezoelectric-transducer 117<pressure generating elements, such as a piezo-electric element. moreover, the diaphragm 116 -- the passage formation board 112 -- inserting -- a nozzle plate 110 and liquid - - it is densely fixed to one and the passage unit 118 is constituted

[0021] The hold room 120 in which a piezoelectric transducer 117 is held possible [vibration], and the opening 121 which supports the passage unit 118 are constituted by the pedestal 119, and where the nose of cam of a piezoelectric transducer 117 is exposed from opening 121, the piezoelectric transducer 117 is fixed to it by the fixed substrate 122. Moreover, a pedestal 119 is in the state where island section 116a of a diaphragm 116 was made to contact a piezoelectric transducer 117, fixes the passage unit 118 to opening 121, and is summarizing the ink head 50.

[0022] If a piezoelectric transducer 117 contracts and the pressure generating room 113 expands by such composition by impressing a pulse to a piezoelectric transducer 117 from the driving signal mentioned later, the ink of the common ink room 115 will flow into the pressure generating room 113 via the ink feed hopper 114. ** which the ink of the pressure generating room 113 will be compressed and an ink drop will breathe out from nozzle open RO 111 if a piezoelectric transducer 117 develops and the pressure generating room 113 contracts after progress of a predetermined time. And if a piezoelectric transducer 117 contracts again and the pressure generating room 113 expands, the new ink of common ink ** 115 will flow into the pressure generating room 113 via the ink feed hopper 114.

[0023] Drawing 3 is the functional block diagram of an ink jet printer 100. As shown in drawing 3, the ink jet printer 100 is equipped with the control circuit 40 which controls the ink head 50, carriage 11, and the carriage mechanism 12 by the instructions from a computer 95.

[0024] By computer 95, the application program is operating under a predetermined operating system. The video driver and the printer driver are included in the operating system, a picture is displayed on a display or various image processings are performed.

[0025] The control circuit 40 is equipped with the interface 41 which receives the printing signal from a computer 95 etc., RAM42 which performs various data storages, ROM43 which memorized the routine for various data processing etc., the oscillator circuit 44, the control section 45 which consists of a CPU etc., the drive wave generation circuit 46, and the interface 47 for sending a printing signal and a driving signal to the carriage motor 103 and ink of the ejection motor 106 of carriage 12, or the carriage mechanism 12 at DDO 50.

[0026] RAM42 is used as receive buffer 42A, middle buffer 42B, or output-buffer 42C. The printing signal from a computer 90 is stored in receive buffer 42A through an interface 41. This data is changed into a pseudo code and stored in middle buffer 42B. And required processing is performed by the control section 45 with reference to font data, a graphic function, etc. in ROM43, dot pattern data are developed, and output-buffer 42C memorizes. DOTTOPATA 1 NDETA is sent to the ink head 50 through an interface 47.

[0027] Drawing 4 is the block diagram showing the electric composition of the ink head 50. The ink head 50 is equipped with two or more shift registers 51A-51N corresponding to the number of nozzles, two or more latch circuits 52A-52N, two or more level shifters 53A-53N, two or more switching circuits 54A-54N, and two or more piezo-electric elements 55A-55N. The printing signal SI is inputted into shift registers 51A-51N synchronizing with the clock signal CLK from an oscillator circuit 44. And synchronizing with the latch signal Local Area Transport, it is latched to latch circuits 52A-52N. The latched printing signal SI is amplified to the voltage which can drive switching circuits 54A-54N by level shifters 53A-53N, and is supplied to switching circuits 54A-54N. The driving signal COM from the drive wave generation circuit 46 is inputted into a switching circuits [54A-54N] input side, and piezo-electric elements 55A-55N are connected to the output side.

[0028] When for example, the printing signal SI is "1", switching circuits 54A-54N supply a driving signal COM to piezo-electric elements 55A-55N, and operate it, in the case of "0", it intercepts, and it does not operate them. Piezo-electric elements 55A-55N are elements which the crystal structure is distorted by impression of voltage and change electric-mechanical energy at very high speed as everyone knows. Although not illustrated, if a driving signal COM is supplied to piezo-electric elements 55A-55N, according to it, piezo-electric elements 55A-55N will deform, and will also transform the wall of the ink room 115. This controls **** of the ink drop from the nozzle opening 111. Printing is performed when the breathed-out ink drop adheres to the record form 105.

[0029] Drawing 5 is the 1st block diagram showing the internal configuration of the drive wave generation circuit 46. This drive wave generation circuit 46A has the adder 64 adding the memory 60 which memorizes the drive data point given from a control section 45, the 1st latch 62 which holds temporarily the drive data point read from memory 60, and the output of the 1st latch 62 and the output of the 2nd latch 66 mentioned later, the 2nd latch 66, and the digital to analog converter 70 that changes the output of the 2nd latch 66 into an analog signal. An adder 64 and the 2nd latch 66 constitute the accumulation section 68 which accumulates a drive data point. Moreover, it also has the voltage amplification section 72 which amplifies the changed analog signal to the voltage on which piezo-electric elements 55A-55N operate, and the current amplification section 74 for performing the current supply source corresponding to the amplified voltage signal.

[0030] By furthermore, the drive data point from a mode-of-operation setup and memory 60 from a control section 45 The 1st flag 76 with which only fine [outside printing] oscillating during starting and start-up during starting output 0,

The 2nd flag 78 with which only front [printing] fine oscillating during starting and end down during starting output 0, It has OR gate 82 which inputs OR gate 80 which inputs the signal and reset-signal RESET from the 1st flag 76, or is calculated, the signal from the 2nd flag 78, and the floor signal FLOOR, or is calculated.

[0031] The 1st clock signal CLK1, the data signal showing a drive data point, address signals A0-A3, and an enable signal are supplied to memory 60. Moreover, the 2nd clock signal CLK2 and the signal from OR gate 80 are supplied to the 1st latch 62. The 3rd clock signal CLK3 and the signal from OR gates 80 and 82 are supplied to the 2nd latch 66.

[0032] As for the 1st flag 76 and the 2nd flag 78, 1 is set by the control from memory 60 or the outside to timing other than the time of an input of reset-signal RESET and the floor signal FLOOR. moreover, the reset-signal RESET output at the time of power-on outputs the output of the 1st flag 76 and the 2nd flag 78 zero times fixed time according to the timing of a reset-signal RESET output according to the PSC signal (P/Scut) of a power supply having non-active-come to be alike

[0033] Drawing 6 is a timing chart which shows the timing which writes in a drive data point in memory 60. In advance of generation of the drive wave COM, the data signal which shows a drive data point, and the address of the data signal are supplied to memory 60 from a control section 45 synchronizing with the 1st clock signal CLK1. Although a data signal is 1 bit, as shown in drawing 6 , 1 bit of drive data points is transmitted at a time by the serial transfer which makes the 1st clock signal CLK1 a synchronizing signal. That is, in transmitting a drive data point to memory 60 from a control section 45, synchronizing with the 1st clock signal CLK1, it supplies a data signal by two or more bits first.

[0034] Then, the address signals A0-A3 showing the write-in address for storing this data and an enable signal are supplied. To the timing to which this enable signal was supplied, memory 60 reads address signals A0-A3, and writes the received drive data point in the address. Since address signals A0-A3 are 4 bits, a maximum of 16 kinds of drive data points are memorizable in memory 60.

[0035] Drawing 7 is explanatory drawing showing the process which generates the drive wave in the drive wave generation circuit 46. If the read-out address B is outputted as address signals A0-A3 after the writing of the drive data point into memory 60 is completed, drive data-point **V1 of the beginning will be outputted from memory 60. Then, generating of the pulse of the 2nd clock signal CLK2 holds this drive data-point **V1 at the 1st latch 62. It is in this state, and if the pulse of the 3rd clock signal CLK3 next occurs, the 18 bits output of the 2nd latch 66 and the 16-bit output of the 1st latch 62 will be added by the adder 64, and the addition result will be held at the 2nd latch 66. That is, whenever it will once receive the 3rd clock signal CLK3 after that if the drive data point corresponding to the address signal is chosen as shown in drawing 7 , the value of the drive data point accumulates for the output of the 2nd latch 66.

[0036] In the example shown in drawing 7 , the drive data point which shows that only **V 1 raises the voltage of per the 1 period t of the 3rd clock signal CLK3 is stored in Address B. therefore -- if Address B becomes effective by the 2nd clock signal CLK2 -- **V -- voltage will rise every [1] moreover -- Address A -- as a drive data point -- **V -- 2 and 0, i.e., the value which shows that voltage is held, are stored Therefore, if Address A becomes effective by the 2nd clock signal CLK2, the wave of a driving signal will be maintained at the flat state where there are no increase and decrease. Moreover, the drive data point which shows that only **V 3 reduce the voltage of per the 1 period t of the 3rd clock signal CLK3 is stored in Address C. after [therefore,] Address C becomes effective by the 2nd clock signal CLK2 -- **V -- voltage will fall every [3] In addition, an increase or reduction is determined by the sign of the data stored in each address.

[0037] In this way, voltage REBERUDE 1 TA D of 10 bits of high orders is inputted into a digital to analog converter 70 among the 18-bit addition results added by the adder 64. Moreover, the 18-bit whole addition result is reininputted by the adder 64. Consequently, the voltage-level data D outputted from the 2nd latch 66 change gradually, as shown in drawing 7 . This voltage-level data D is changed by the digital to analog converter 70, and the drive wave shown in drawing 7 is formed.

[0038] and -- since 0 ***** of the 1st latch 62 and the 2nd latch 66 is carried out by pulse impression of low -- original reset-signal RESET and the floor signal FLOOR -- being active (low) -- when becoming, the output of OR gate 80 and OR gate 82 can be set to 0 by setting the output of the 1st flag 76 and the 2nd flag 78 to 0 It is setting the output of the 1st flag 76 and the 2nd flag 78 to 1, when a noise's enters, on the other hand, even if 0 goes into reset-signal RESET and the floor signal FLOOR, it means having considered the output of OR gate 80 and OR gate 82 as 1, and it is not cleared zero times. This can be prevented from being influenced of a noise pulse. In addition, you may form the 1st flag 76 and the 2nd flag 78 in memory 60. Moreover, as for the 1st flag 76 and the 2nd flag 78, not only hard processing but soft processing can respond.

[0039] Drawing 8 is the 2nd block diagram in which making the internal configuration of the drive wave generation

circuit 46 correspond to drawing 5 , and showing it, and the same composition part as drawing 5 attaches the same number, and omits explanation. This drive wave generation circuit 46B is equipped with OR gate 85 which inputs the floor signal FLOOR as OR gate 84 which inputs the 10 bit output of digital one and reset-signal RESET of the 2nd latch 66, or is calculated instead of the 1st flag 76 of drawing 5 and the 2nd flag 78, OR gate 80, and OR gate 82, and the 10 bit output of digital one of the 2nd latch 66, or is calculated.

[0040] According to such composition, usually, since [of 10 bits of digital signal high orders from the 2nd latch] one bit is 1 also at the lowest, even if reset-signal RESET or some floor signals FLOOR change how at the time, the output of OR gates 84 and 85 is still 1, i.e., high, and reset-signal RESET or the floor signal FLOOR is not effective. On the other hand, the output of OR gates 84 and 85 changes with reset-signal RESET or floor signals FLOOR at the time of original reset-signal RESET or the floor signal FLOOR. This can be prevented from being influenced of a noise pulse.

[0041] Drawing 9 is the 3rd block diagram in which making the internal configuration of the drive wave generation circuit 46 correspond to drawing 5 , and showing it, and the same composition part as drawing 5 attaches the same number, and omits explanation. The counter 86 into which this drive wave generation circuit 46C inputs the 3rd clock signal CLK3 and reset-signal RESET instead of the 1st flag 76 of drawing 5 and the 2nd flag 78, OR gate 80, and OR gate 82, OR gate 90 which inputs the output and reset-signal RESET of NAND gate 88 which carries out the not-and operation of the output from a counter 86, and NAND gate 88, or is calculated, It has OR gate 91 which inputs the floor signal FLOOR as the counter 87 which inputs the 3rd clock signal CLK3 and the floor signal FLOOR, NAND gate 89 which carries out the not-and operation of the output from a counter 87, and the output of NAND gate 89, or is calculated.

[0042] According to such composition, when watching the 3rd clock signal CLK3 and not taking out a drive wave, it is made not to take out the 3rd clock signal CLK3, and only twice as many time as the high time of the 3rd clock signal CLK3 outputs high usually. And with high, when the output Z1 of NAND gates 88 and 89 is high, even if reset-signal RESET of a noise or the floor signal FLOOR enters, since the output Z2 of OR gates 90 and 91 is not set to low, it is not cleared zero times. For this reason, it can avoid being influenced of a noise pulse. In addition, the number of QN(s) is changed with the configuration of a drive wave from QA of counters 86 and 87.

[0043] As mentioned above, although this invention was described about various operation forms, as for this invention, it is needless to say that it is applied about other operation forms within the limits of invention which is not restricted to the above operation form and indicated by the claim.

[0044]

[Effect of the Invention] Since a drive wave is not influenced [the] according to the drive wave generation equipment and the drive wave generation method of the ink jet printer concerning this invention, and an ink head even if a noise enters during printing operation as explained above, disorder of quality of image, degradation, and head breakage can be prevented. Moreover, since unusual operation of an accumulated-error clearance of the lower bit of a driving signal is lost, the drive wave as theoretical can be acquired and highly precise printing is attained.

[Translation done.]

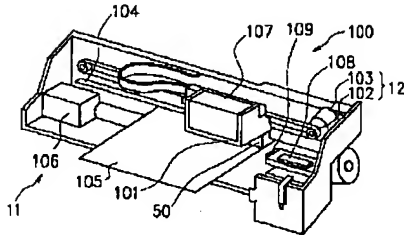
* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

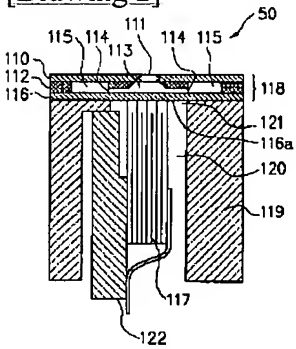
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

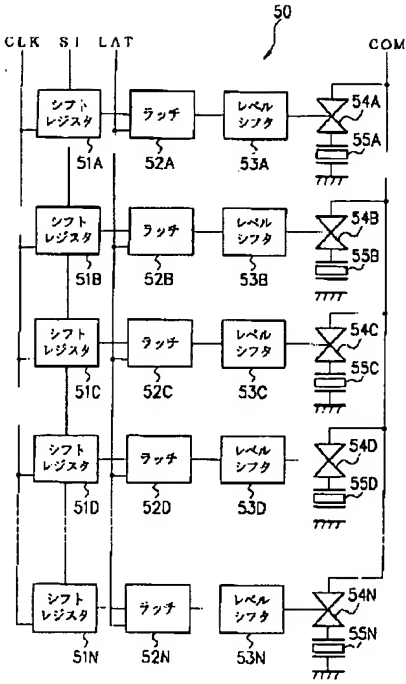
[Drawing 1]



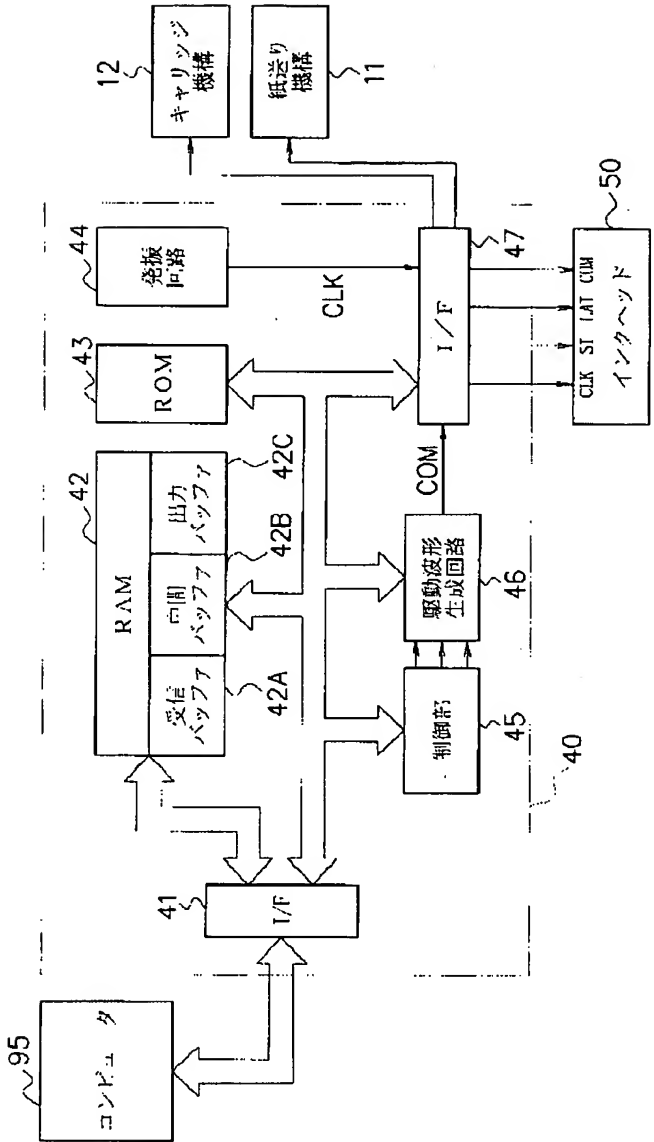
[Drawing 2]



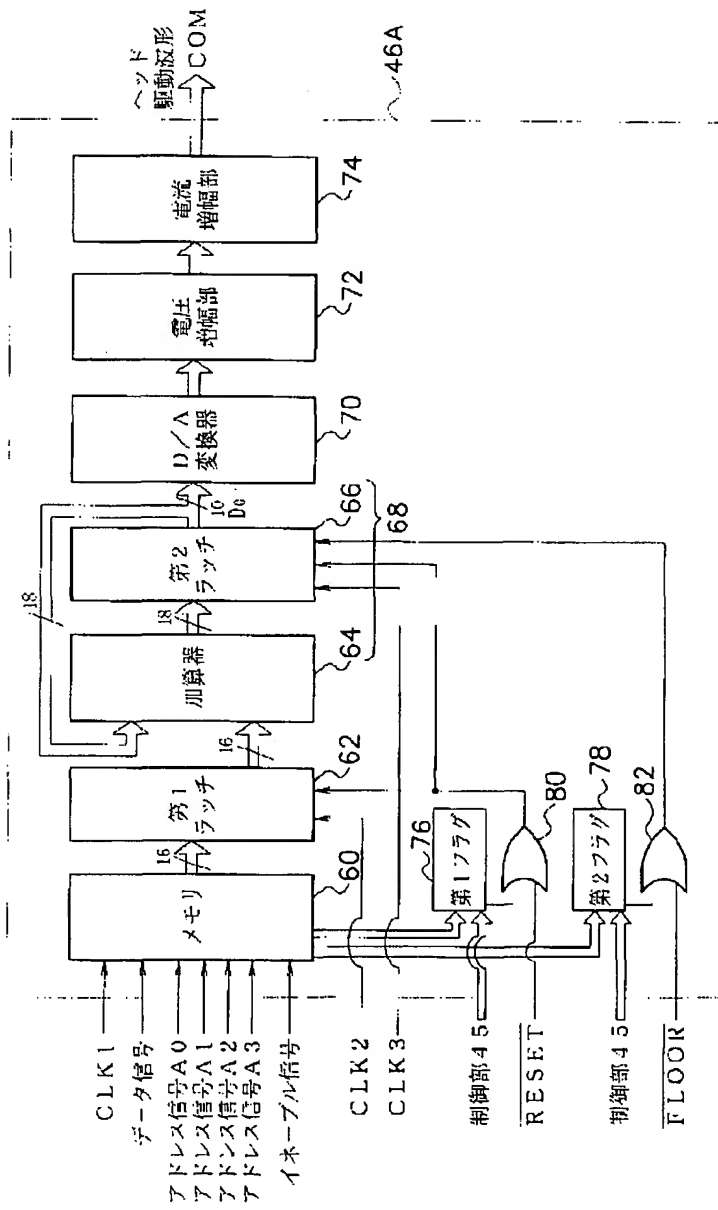
[Drawing 4]



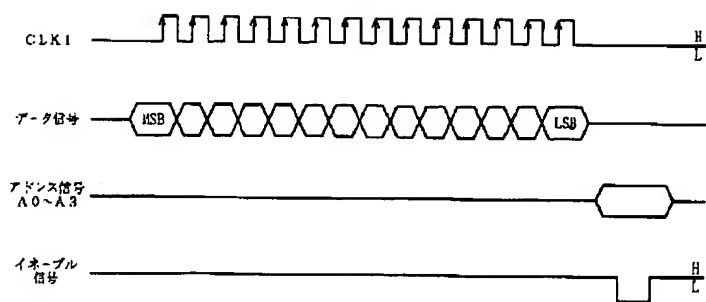
[Drawing 3]



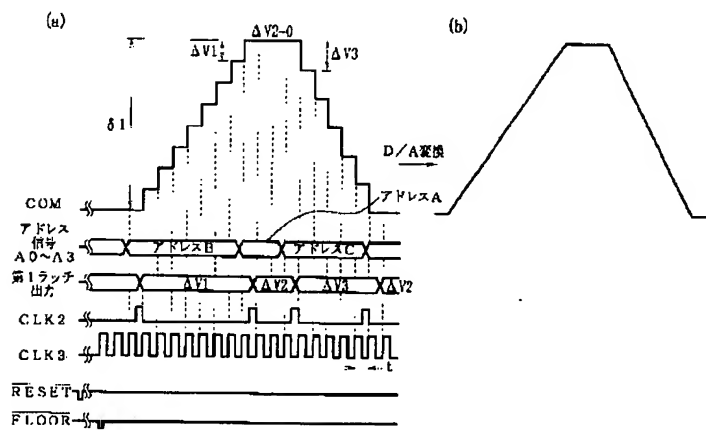
[Drawing 5]



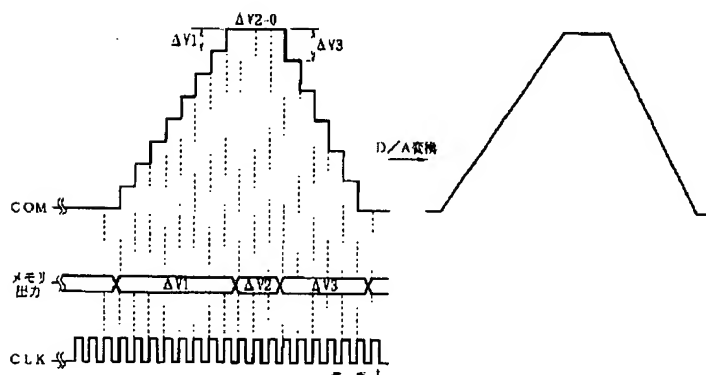
[Drawing 6]



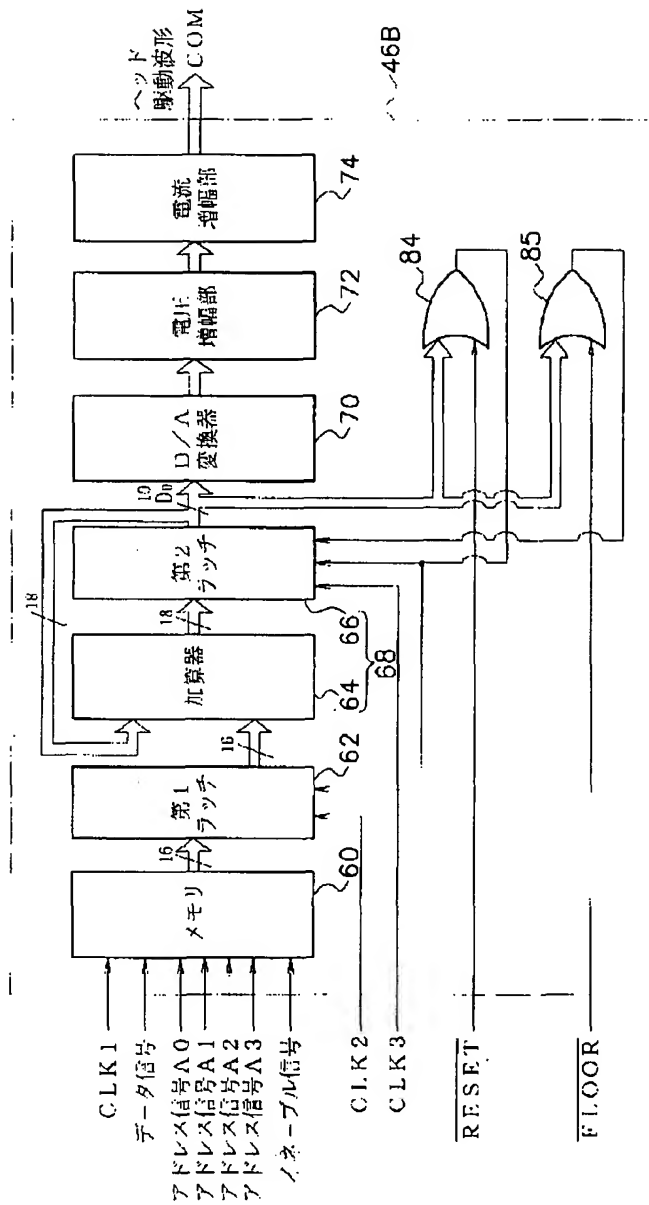
[Drawing 7]



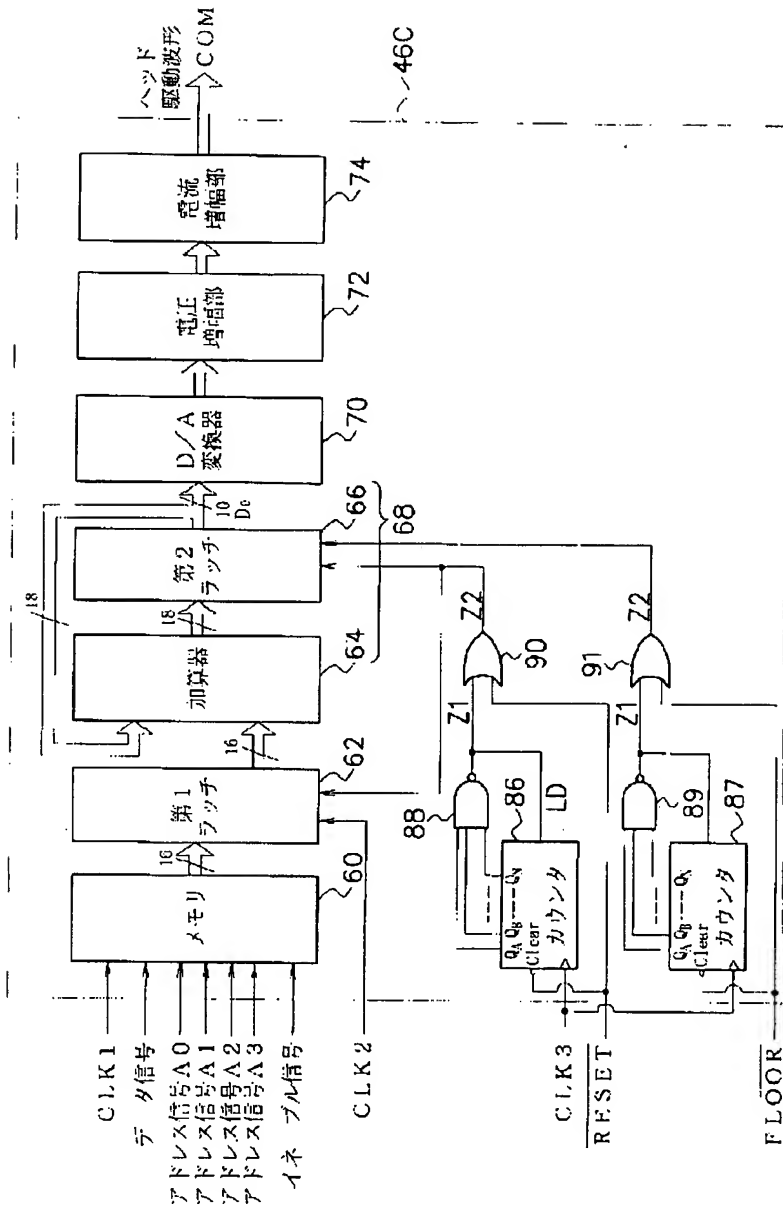
[Drawing 11]



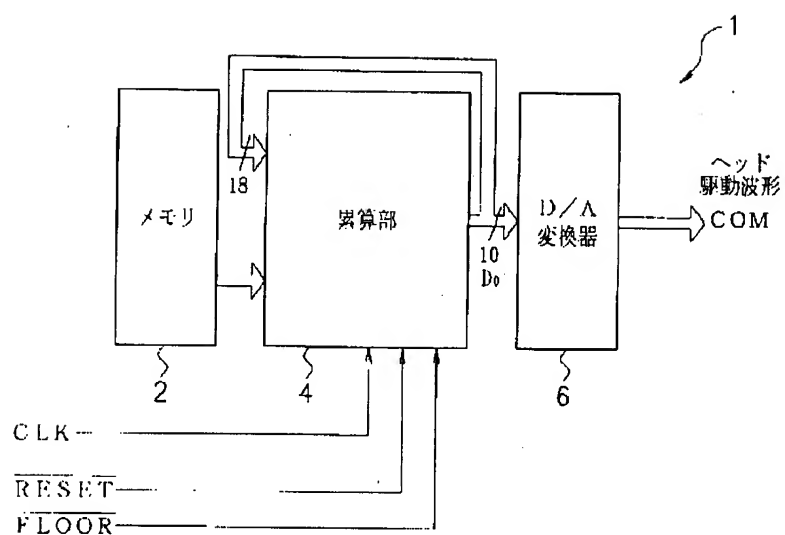
[Drawing 8]



[Drawing 9]



[Drawing 10]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-59614
(P2002-59614A)

(43) 公開日 平成14年2月26日 (2002.2.26)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
B 4 1 J 29/00		B 4 1 J 29/00	S 2 C 0 5 7
2/045		3/04	1 0 3 A 2 C 0 6 1
2/055		H 0 1 L 41/08	U
H 0 1 L 41/09			J

審査請求 未請求 請求項の数9 O L (全 14 頁)

(21) 出願番号 特願2000-254238(P2000-254238)

(22) 出願日 平成12年8月18日 (2000.8.18)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 白田 秀範

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74) 代理人 100098279

弁理士 栗原 聖

Fターム(参考) 2C057 AF99 AG44 AN01 AR16 BA04

BA14

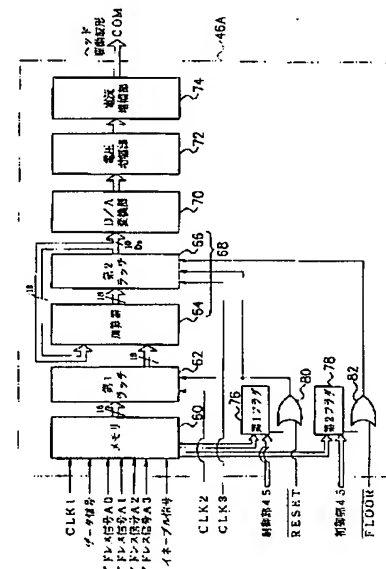
2C061 AQ05 BB08 CP08

(54) 【発明の名称】 インクジェット式プリンタ並びに駆動波形生成装置及び駆動波形生成方法

(57) 【要約】

【課題】 リセット信号やフロア信号にノイズパルスが入っても高精度の印刷を行うことができるインクジェット式プリンタ並びにインクヘッドの駆動波形生成装置及び駆動波形生成方法を提供すること。

【解決手段】 駆動波形生成回路46は、インクヘッド50の複数の駆動素子を駆動する駆動波形を生成すると共に、ノイズが入ったときにリセット信号及びフロア信号がアクティブにならないように、動作モード信号を参照したフラグと前記リセット信号及び前記フロア信号との論理演算を行う。これにより、画質の乱れ、劣化、ヘッド破損を防止することができる。



【特許請求の範囲】

【請求項1】 画像の印刷信号に基づいて、記録媒体上に前記画像を印刷するインクジェット式プリンタであって、

複数のノズルとこれらのノズルを駆動してインク滴を吐出させる複数の駆動素子とを有するインクヘッドと、前記複数の駆動素子を駆動する駆動波形を生成すると共に、ノイズが入ったときにリセット信号及びフロア信号がアクティブにならないように、動作モード信号を参照したフラグと前記リセット信号及び前記フロア信号との論理演算を行う駆動波形生成回路とを備えたことを特徴とするインクジェット式プリンタ。

【請求項2】 画像の印刷信号に基づいて、記録媒体上に前記画像を印刷するインクジェット式プリンタであって、

複数のノズルとこれらのノズルを駆動してインク滴を吐出させる複数の駆動素子とを有するインクヘッドと、前記複数の駆動素子を駆動する駆動波形を生成すると共に、ノイズが入ったときにリセット信号及びフロア信号がアクティブにならないように、前記駆動波形と前記リセット信号及び前記フロア信号との論理演算を行う駆動波形生成回路とを備えたことを特徴とするインクジェット式プリンタ。

【請求項3】 画像の印刷信号に基づいて、記録媒体上に前記画像を印刷するインクジェット式プリンタであって、

複数のノズルとこれらのノズルを駆動してインク滴を吐出させる複数の駆動素子とを有するインクヘッドと、前記複数の駆動素子を駆動する駆動波形を生成すると共に、ノイズが入ったときにリセット信号及びフロア信号がアクティブにならないように、前記駆動波形を生成するためのクロック信号を入力することにより得られるカウンタ信号と前記リセット信号及び前記フロア信号との論理演算を行う駆動波形生成回路とを備えたことを特徴とするインクジェット式プリンタ。

【請求項4】 駆動素子を駆動させるための駆動波形を生成する駆動波形生成装置であって、

ノイズが入ったときにリセット信号及びフロア信号がアクティブにならないように、動作モード信号を参照したフラグと前記リセット信号及び前記フロア信号との論理演算を行うことを特徴とする駆動波形生成装置。

【請求項5】 駆動素子を駆動させるための駆動波形を生成する駆動波形生成装置であって、

ノイズが入ったときにリセット信号及びフロア信号がアクティブにならないように、前記駆動波形と前記リセット信号及び前記フロア信号との論理演算を行うことを特徴とする駆動波形生成装置。

【請求項6】 駆動素子を駆動させるための駆動波形を生成する駆動波形生成装置であって、

ノイズが入ったときにリセット信号及びフロア信号がア

クティブにならないように、前記駆動波形を生成するためのクロック信号を入力することにより得られるカウンタ信号と前記リセット信号及び前記フロア信号との論理演算を行うことを特徴とする駆動波形生成装置。

【請求項7】 駆動素子を駆動させるための駆動波形を生成する駆動波形生成方法であって、動作モード信号を参照したフラグを入力するステップと、

リセット信号及びフロア信号を入力するステップと、前記フラグと前記リセット信号及び前記フロア信号との論理演算を行って、ノイズが入ったときに前記リセット信号及び前記フロア信号がアクティブにならないようするステップとを含むことを特徴とする駆動波形生成方法。

【請求項8】 駆動素子を駆動させるための駆動波形を生成する駆動波形生成方法であって、動作モード信号を参照したフラグを入力するステップと、

リセット信号及びフロア信号を入力するステップと、前記駆動波形と前記リセット信号及び前記フロア信号との論理演算を行って、ノイズが入ったときに前記リセット信号及び前記フロア信号がアクティブにならないようするステップとを含むことを特徴とする駆動波形生成方法。

【請求項9】 駆動素子を駆動させるための駆動波形を生成する駆動波形生成方法であって、動作モード信号を参照したフラグを入力するステップと、

リセット信号及びフロア信号を入力するステップと、前記駆動波形を生成するためのクロック信号を入力することにより得られるカウンタ信号と前記リセット信号及び前記フロア信号との論理演算を行って、ノイズが入ったときに前記リセット信号及び前記フロア信号がアクティブにならないようするステップとを含むことを特徴とする駆動波形生成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、インクジェット式プリンタにおいてインクヘッドの駆動のために用いられる駆動波形を生成する際の技術に関する。

【0002】

【従来の技術】近年、数色のインクをインクヘッドから吐出し、コンピュータ等が処理した画像を多色多階調で印刷するインクジェット式プリンタがコンピュータの出力装置として広く普及してきている。この多階調の印刷を実現するために、インクヘッドのノズルから吐出されるインク滴の重量を制御し、印刷媒体に形成されるインクドットの大きさを制御することが行われている。

【0003】従来は、インクドットを形成するか否かの2値化を行い、一定面積中のいくつかの画素にインクドッ

トを形成するかにより印刷画像の中間調を表現するのが一般的であった。しかし、最近では、濃淡のインクを用いて一画素に複数の異なる大きさのドットを形成することにより、印刷画像の中間調をより多階調で表現することが可能となっている。

【0004】例えば、ピエゾ素子を用いたインクジェット式プリンタでは、大きさの異なるインクドットを形成するためには、インクヘッドのノズル開口部におけるメニスカス（ノズル開口部におけるインクの表面形状）の制御やインク滴の吐出のタイミングの制御が重要である。したがって、所望のインクドットを形成するために、インクヘッドのピエゾ素子を動作させる駆動波形を、形成するインクドットの大きさに応じて変化させることが行われている。

【0005】ピエゾ素子を動作させる駆動波形は、予め任意の時間での駆動電圧の絶対値を全てメモリに記憶しておく方法や、ピエゾ素子がコンデンサを形成することを利用して抵抗値の異なる抵抗をピエゾ素子との間でスイッチングする方法により制御されてきた。しかし、前者の場合は駆動波形を記憶しておくためにメモリを多く必要とし、後者の場合は複雑なタイミングパルス信号を必要とする問題がある。

【0006】これらの問題点を解決するために、駆動波形の任意の時間での駆動電圧の変化量を決め、その値を加算器により順次加算していくことによりプログラマブルに駆動波形を得る方法が提案されている。

【0007】図10は、駆動波形を生成するための従来の駆動波形生成装置の内部構成を示すブロック図である。図11は、図10に示した駆動波形生成装置において駆動波形を生成していく過程を示す説明図である。図10に示す駆動波形生成装置1は、メモリ2と、累算部4と、デジタル／アナログ変換器6とを備えている。

【0008】メモリ2には、駆動信号COMの波形を示す駆動波形データが格納されている。図に示したように、メモリ2から読み出された駆動波形データ $\Delta V1$ 、 $\Delta V2$ 、 $\Delta V3$ は、累算部4においてクロック信号CLKに同期して順次累算されていく。ここで、駆動波形データとは、クロック信号CLKの1周期も当たりの駆動電圧の変化量を表すデータである。

【0009】そして、18ビットの累算結果のうち上位10ビットがデジタル／アナログ変換器6でデジタル／アナログ変換されることによって、駆動信号COMが生成される。また、累算部4にリセット信号RESETが入力されることにより18ビットの累算結果が0クリアされると共に出力電圧が例えば1.4Vに設定される。さらに、累算部4にフロア信号FLOORが入力されることにより18ビットの累算結果のうち下位8ビットが0クリアされると共に出力電圧が例えば2.5Vに設定される。

【0010】

【発明が解決しようとする課題】しかしながら、上述した駆動波形生成装置では、印刷動作中にリセット信号RESETやフロア信号FLOORにノイズパルスが入った場合、以下のような問題が発生する。すなわち、リセット信号RESETにノイズパルスが入った場合、駆動電圧の変化量が負のときは波形反転し、急峻な駆動電圧の変化でピエゾ素子が誤動作し、場合によっては破壊してしまうおそれがあった。

【0011】また、フロア信号FLOORにノイズパルスが入った場合、0クリアのタイミングによっては、桁上がりが発生する必要があるところで桁上がりが発生しなくなり、正常な駆動波形が得られないおそれがあり、また、桁下がりが発生して波形反転し、急峻な駆動電圧の変化でピエゾ素子が誤動作し、場合によっては破壊してしまうおそれがあった。

【0012】本発明は、上記のような種々の課題に鑑みなされたものであり、その目的は、リセット信号やフロア信号にノイズパルスが入っても高精度の印刷を行うことができるインクジェット式プリンタ並びにインクヘッドの駆動波形生成装置及び駆動波形生成方法を提供することにある。

【0013】

【課題を解決するための手段】上記目的達成のため、本発明に係るインクジェット式プリンタでは、複数のノズルとこれらのノズルを駆動してインク滴を吐出させる複数の駆動素子とを有するインクヘッドと、前記複数の駆動素子を駆動する駆動波形を生成すると共に、ノイズが入ったときにリセット信号及びフロア信号がアクティブにならないように、動作モード信号を参照したフラグと前記リセット信号及び前記フロア信号との論理演算を行う駆動波形生成回路とを備えるようにしている。

【0014】また、複数の駆動素子を駆動する駆動波形を生成すると共に、ノイズが入ったときにリセット信号及びフロア信号がアクティブにならないように、前記駆動波形と前記リセット信号及び前記フロア信号との論理演算を行う駆動波形生成回路を備えるようにしている。また、複数の駆動素子を駆動する駆動波形を生成すると共に、ノイズが入ったときにリセット信号及びフロア信号がアクティブにならないように、前記駆動波形を生成するためのクロック信号を入力することにより得られるカウンタ信号と前記リセット信号及び前記フロア信号との論理演算を行う駆動波形生成回路を備えるようにしている。

【0015】これにより、印刷動作中にノイズが入っても駆動波形はその影響を受けないので、画質の乱れ、劣化、ヘッド破損を防止することができ、また、駆動信号の下位ビットの累積誤差クリアの異常動作が無くなるので、理論通りの駆動波形を得ることができる。

【0016】

【発明の実施の形態】以下、図面に基づいて本発明の実

施の形態について詳細に説明する。

【0017】図1は、本発明の実施の形態に係るインクジェット式プリンタの要部を示す斜視図である。図1に示すように、インクジェット式プリンタ100は、キャリッジ101がキャリッジ機構12のタイミングベルト102を介してキャリッジモータ103に接続され、ガイド部材104に案内されて記録用紙105の紙幅方向に往復動するように構成されている。また、インクジェット式プリンタ100には、紙送りモータ106を用いた紙送り機構11も配設されている。

【0018】キャリッジ101における記録用紙105と対向する面、この図に示す例では下面には、インクジェット式のインクヘッド50が取り付けられている。このインクヘッド50はキャリッジ101の上部に載置されているインクカートリッジ107からインクの補給を受けて、キャリッジ101の移動に合わせて記録用紙105にインク滴を吐出してドットを形成し、記録用紙105に画像や文字を印刷するようになっている。

【0019】また、インクジェット式プリンタ100の非印刷領域には、キャッピング装置108が配設されている。このキャッピング装置108は印刷の休止中にインクヘッド50のノズル開口を封止するようになっている。従って、印刷の休止中、インクから溶媒が飛散することによってインクが増粘あるいはインク膜を形成することがないので、印刷の休止中にノズルに目詰まりが発生するおそれはない。また、キャッピング装置108は、印刷動作中に行われるフラッシング動作によるインクヘッド50からのインク滴を受けるようになっている。キャッピング装置108の近傍にはクリーニング装置109が配設されている。このクリーニング装置109はインクヘッド50の表面をブレードなどでワイピングすることにより、そこに付着したインク滴や紙粉を拭き取るようになっている。

【0020】図2は、インクヘッド50に構成されている複数のノズルのうちの1つを示す断面図である。図2に示すように、インクヘッド50のノズルプレート110にはノズル開口111が形成され、流路形成板112には圧力発生室113を区画する通路、圧力発生室113に両側で連通する2つのインク供給口114を区画する通路または溝、およびこれらのインク供給口114にそれぞれ連通する2つの共通のインク室115を区画する通路が形成されている。振動板116は弾性変形可能な薄板から構成され、ピエゾ素子などの圧電振動子117(圧力発生素子)の先端に固着されている。また、振動板116は流路形成板112を挟んでノズルプレート110と液密に一体に固定され、流路ユニット118を構成している。

【0021】基台119には、圧電振動子117を振動可能に収容する収容室120と、流路ユニット118を支持する開口121とが構成され、圧電振動子117の

先端を開口121から露出させた状態で圧電振動子117を固定基板122で固定している。また、基台119は、振動板116のアイランド部116aを圧電振動子117に当接させた状態で、流路ユニット118を開口121に固定してインクヘッド50を纏めている。

【0022】このような構成により、後述する駆動信号からパルスが圧電振動子117に印加されることにより、圧電振動子117が収縮して圧力発生室113が膨張すると、共通のインク室115のインクがインク供給口114を経由して圧力発生室113に流れ込む。所定時間の経過後に圧電振動子117が伸長して圧力発生室113が収縮すると、圧力発生室113のインクが圧縮されてノズル開口111からインク滴が吐出する。そして、圧電振動子117が再び収縮して圧力発生室113が膨張すると、共通のインク室115の新たなインクがインク供給口114を経由して圧力発生室113に流れ込む。

【0023】図3は、インクジェット式プリンタ100の機能ブロック図である。図3に示すように、インクジェット式プリンタ100は、コンピュータ95からの指令によりインクヘッド50、紙送り機構11、キャリッジ機構12を制御する制御回路40を備えている。

【0024】コンピュータ95では、所定のオペレーティングシステムの下で、アプリケーションプログラムが動作している。オペレーティングシステムには、ビデオドライバやプリンタドライバが組み込まれており、ディスプレイに画像を表示したり、種々の画像処理が行われる。

【0025】制御回路40は、コンピュータ95からの印刷信号等を受け取るインタフェース41と、各種データの記憶を行うRAM42と、各種データ処理のためのルーチン等を記憶したROM43と、発振回路44と、CPU等からなる制御部45と、駆動波形成回路46と、紙送り機構12の紙送りモータ106やキャリッジ機構12のキャリッジモータ103やインクヘッド50に印刷信号や駆動信号を送るためのインタフェース47とを備えている。

【0026】RAM42は、受信バッファ42Aや中間バッファ42Bあるいは出力バッファ42Cとして利用される。コンピュータ95からの印刷信号は、インタフェース41を介して受信バッファ42Aに蓄えられる。このデータは、中間コードに変換されて中間バッファ42Bに蓄えられる。そして、ROM43内のフォントデータやグラフィック関数等を参照して制御部45により必要な処理が行われ、ドットパターンデータが展開され、出力バッファ42Cに記憶される。ドットパターンデータは、インタフェース47を介してインクヘッド50に送られる。

【0027】図4は、インクヘッド50の電気的な構成を示すブロック図である。インクヘッド50は、ノズル

の数に対応した複数のシフトレジスタ51A～51Nと、複数のラッチ回路52A～52Nと、複数のレベルシフタ53A～53Nと、複数のスイッチ回路54A～54Nと、複数のピエゾ素子55A～55Nとを備えている。印刷信号SIは、発振回路44からのクロック信号CLKに同期してシフトレジスタ51A～51Nに入力される。そして、ラッチ信号LATに同期してラッチ回路52A～52Nにラッチされる。ラッチされた印刷信号SIは、レベルシフタ53A～53Nによりスイッチ回路54A～54Nを駆動できる電圧まで増幅され、スイッチ回路54A～54Nに供給される。スイッチ回路54A～54Nの入力側には、駆動波形生成回路46からの駆動信号COMが入力され、出力側にはピエゾ素子55A～55Nが接続されている。

【0028】スイッチ回路54A～54Nは、例えば、印刷信号SIが「1」の場合は駆動信号COMをピエゾ素子55A～55Nに供給して動作させ、「0」の場合は遮断して動作させない。ピエゾ素子55A～55Nは、周知のように、電圧の印加により結晶構造が歪み、電気-機械エネルギーの変換を極めて高速に行う素子である。図示しないが、駆動信号COMがピエゾ素子55A～55Nに供給されると、それに応じてピエゾ素子55A～55Nは変形し、インク室115の壁も変形する。これによりノズル開口111からのインク滴の吐出を制御する。吐出されたインク滴が記録用紙105に付着することにより印刷が行われる。

【0029】図5は、駆動波形生成回路46の内部構成を示す第1のブロック図である。この駆動波形生成回路46Aは、制御部45から与えられる駆動波形データを記憶するメモリ60と、メモリ60から読み出された駆動波形データを一時的に保持する第1ラッチ62と、第1ラッチ62の出力と後述する第2ラッチ66の出力とを加算する加算器64と、第2ラッチ66と、第2ラッチ66の出力をアナログ信号に変換するデジタル/アナログ変換器70とを備えている。加算器64と第2ラッチ66とは、駆動波形データを累算する累算部68を構成する。また、変換されたアナログ信号をピエゾ素子55A～55Nが動作する電圧まで増幅する電圧増幅部72と、増幅された電圧信号に対応した電流供給を行うための電流増幅部74も備えている。

【0030】さらに、制御部45からの動作モード設定とメモリ60からの駆動波形データにより、印字外微振動起動時及びスタートアップ起動時のみ0を出力する第1フラグ76と、印字前微振動起動時及びエンドダウン起動時のみ0を出力する第2フラグ78と、第1フラグ76からの信号とリセット信号RESETを入力してオア演算するオアゲート80と、第2フラグ78からの信号とフロア信号FLOORを入力してオア演算するオアゲート82を備えている。

【0031】メモリ60には、第1のクロック信号CL

K1と、駆動波形データを表すデータ信号と、アドレス信号A0～A3と、イネーブル信号とが供給される。また、第1ラッチ62には、第2のクロック信号CLK2と、オアゲート80からの信号とが供給される。第2ラッチ66には、第3のクロック信号CLK3と、オアゲート80、82からの信号とが供給される。

【0032】第1フラグ76及び第2フラグ78は、メモリ60あるいは外部からの制御により、リセット信号RESET及びフロア信号FLOORの入力時以外のタイミングで1がセットされる。また、パワーオン時のリセット信号RESET出力は、電源のPSC信号(P/Scut)がノンアクティブになったのに応じて、リセット信号RESET出力のタイミングに合わせて、第1フラグ76及び第2フラグ78の出力を一定時間0出力する。

【0033】図6は、メモリ60内に駆動波形データを書きこむタイミングを示すタイミングチャートである。駆動波形COMの生成に先立って、駆動波形データを示すデータ信号と、そのデータ信号のアドレスとが、第1のクロック信号CLK1に同期して、制御部45からメモリ60に供給される。データ信号は1ビットであるが、図6に示したように、第1のクロック信号CLK1を同期信号とするシリアル転送によって、駆動波形データが1ビットずつ転送される。即ち、制御部45からメモリ60へ駆動波形データを転送する場合には、まず、第1のクロック信号CLK1に同期してデータ信号を複数ビット分供給する。

【0034】その後、このデータを格納するための書きこみアドレスを表すアドレス信号A0～A3と、イネーブル信号とを供給する。メモリ60は、このイネーブル信号が供給されたタイミングでアドレス信号A0～A3を読み取り、受け取った駆動波形データをそのアドレスに書きこむ。アドレス信号A0～A3は4ビットなので、最大16種類の駆動波形データをメモリ60に記憶しておくことができる。

【0035】図7は、駆動波形生成回路46において駆動波形を生成していく過程を示す説明図である。メモリ60内への駆動波形データの書きこみが終了した後、読出しアドレスBがアドレス信号A0～A3として出力されると、メモリ60から最初の駆動波形データΔV1が出力される。その後、第2のクロック信号CLK2のパルスが発生すると、この駆動波形データΔV1が第1ラッチ62に保持される。この状態で、次に第3のクロック信号CLK3のパルスが発生すると、第2ラッチ66の18ビットの出力と、第1ラッチ62の16ビットの出力とが加算器64により加算され、その加算結果が第2ラッチ66に保持される。即ち、図7に示したように、一旦、アドレス信号に対応した駆動波形データが選択されると、その後、第3のクロック信号CLK3を受けるたびに、第2ラッチ66の出力には、その駆動波形

データの値が累算されていく。

【0036】図7に示した例では、アドレスBには、第3のクロック信号CLK3の1周期も当たりの電圧を $\Delta V1$ だけ上昇させることを示す駆動波形データが格納されている。従って、第2のクロック信号CLK2によりアドレスBが有効になると、 $\Delta V1$ ずつ電圧が上昇していくことになる。また、アドレスAには、駆動波形データとして $\Delta V2$ 、0、即ち、電圧を保持することを示す値が格納されている。従って、第2のクロック信号CLK2によりアドレスAが有効になると、駆動信号の波形は、増減のないフラットな状態に保たれる。また、アドレスCには、第3のクロック信号CLK3の1周期も当たりの電圧を $\Delta V3$ だけ低下させることを示す駆動波形データが格納されている。従って、第2のクロック信号CLK2によりアドレスCが有効になった後は、 $\Delta V3$ ずつ電圧が低下していくことになる。なお、増加か減少かは、各アドレスに格納されたデータの符号により決定される。

【0037】こうして、加算器64により加算された18ビットの加算結果のうち、上位10ビットの電圧レベルデータDは、デジタル／アナログ変換器70に入力される。また、18ビットの加算結果全体は、加算器64に再入力される。この結果、第2ラッチ66から出力される電圧レベルデータDは、図7に示したように段階的に変化する。この電圧レベルデータDは、デジタル／アナログ変換器70により変換され、図7に示した駆動波形が形成される。

【0038】そして、第1ラッチ62及び第2ラッチ66はlowのパルス印加で0クリアされるので、本来のリセット信号RESET及びフロア信号FLOORがアクティブ(low)になるときは、第1フラグ76及び第2フラグ78の出力を0にしておくことで、オアゲート80及びオアゲート82の出力を0にすることができる。一方、ノイズが入ってくるときは、第1フラグ76及び第2フラグ78の出力を1にしておくことで、リセット信号RESET及びフロア信号FLOORに0が入ってきてもオアゲート80及びオアゲート82の出力を1にしたままとなり、0クリアされることはない。これにより、ノイズパルスの影響を受けないようにすることができる。なお、第1フラグ76及び第2フラグ78は、メモリ60内に設けてもよい。また、第1フラグ76及び第2フラグ78は、ハード的処理のみならず、ソフト的処理でも対応することができる。

【0039】図8は、駆動波形生成回路46の内部構成を図5に対応させて示す第2のブロック図であり、図5と同一構成箇所は同一番号を付けて説明を省略する。この駆動波形生成回路46Bは、図5の第1フラグ76及び第2フラグ78とオアゲート80及びオアゲート82の代わりに、第2ラッチ66のデジタル10ビット出力とリセット信号RESETを入力してオア演算するオア

ゲート84と、第2ラッチ66のデジタル10ビット出力とフロア信号FLOORを入力してオア演算するオアゲート85とを備えている。

【0040】このような構成によれば、通常時は第2ラッチからのデジタル信号上位10ビットのどれか最低でも1つのビットは1であるため、リセット信号RESETまたはフロア信号FLOORがどのように変化しようともオアゲート84、85の出力は1、すなわちhighのままであり、リセット信号RESETまたはフロア信号FLOORは効かない。一方、本来のリセット信号RESETまたはフロア信号FLOORのときは、オアゲート84、85の出力はリセット信号RESETまたはフロア信号FLOORにより変化する。これにより、ノイズパルスの影響を受けないようにすることができる。

【0041】図9は、駆動波形生成回路46の内部構成を図5に対応させて示す第3のブロック図であり、図5と同一構成箇所は同一番号を付けて説明を省略する。この駆動波形生成回路46Cは、図5の第1フラグ76及び第2フラグ78とオアゲート80及びオアゲート82の代わりに、第3のクロック信号CLK3とリセット信号RESETを入力するカウンタ86と、カウンタ86からの出力をナンド演算するナンドゲート88と、ナンドゲート88の出力とリセット信号RESETを入力してオア演算するオアゲート90と、第3のクロック信号CLK3とフロア信号FLOORを入力するカウンタ87と、カウンタ87からの出力をナンド演算するナンドゲート89と、ナンドゲート89の出力とフロア信号FLOORを入力してオア演算するオアゲート91とを備えている。

【0042】このような構成によれば、第3のクロック信号CLK3を見張っていて、駆動波形を出さないときは第3のクロック信号CLK3を出さないようにし、普段は第3のクロック信号CLK3のhigh時間の倍の時間だけhighを出力する。そして、ナンドゲート88、89の出力Z1がhighのときにノイズのリセット信号RESETまたはフロア信号FLOORが入ってきても、オアゲート90、91の出力Z2はhighのままで、lowにはならないため0クリアされない。このため、ノイズパルスの影響を受けないようにすることができる。なお、カウンタ86、87のQAからQNの数は駆動波形の形状により変更されるようになっている。

【0043】以上、本発明を種々の実施形態に関して述べたが、本発明は以上の実施形態に限られるものではなく、特許請求の範囲に記載された発明の範囲内で、他の実施形態についても適用されるのは勿論である。

【0044】

【発明の効果】以上説明したように、本発明に係るインクジェット式プリンタ並びにインクヘッドの駆動波形生

成装置及び駆動波形生成方法によれば、印刷動作中にノイズが入っても駆動波形はその影響を受けないので、画質の乱れ、劣化、ヘッド破損を防止することができる。また、駆動信号の下位ビットの累積誤差クリアの異常動作が無くなるので、理論通りの駆動波形を得ることができ、高精度の印刷が可能となる。

【図面の簡単な説明】

【図1】本発明の実施の形態に係るインクジェット式プリンタの要部を示す斜視図である。

【図2】図1に示したインクジェット式プリンタのインクヘッドに構成されている複数のノズルのうちの1つを示す断面図である。

【図3】図1に示したインクジェット式プリンタの機能ブロック図である。

【図4】図1に示したインクジェット式プリンタのインクヘッドの電気的な構成を示すブロック図である。

【図5】図1に示したインクジェット式プリンタの駆動波形生成回路の内部構成を示す第1のブロック図である。

【図6】図5に示した駆動波形生成回路のメモリ内に駆動波形データを書きこむタイミングを示すタイミングチャートである。

【図7】図5に示した駆動波形生成回路において駆動波形を生成していく過程を示す説明図である。

【図8】図1に示したインクジェット式プリンタの駆動波形生成回路の内部構成を示す第2のブロック図である。

【図9】図1に示したインクジェット式プリンタの駆動波形生成回路の内部構成を示す第3のブロック図である。

【図10】駆動波形を生成するための従来の駆動波形生成装置の内部構成を示すブロック図である。

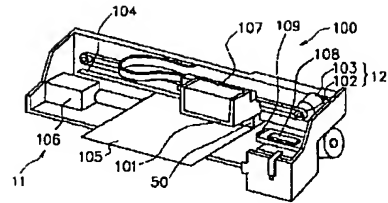
【図11】図10に示した駆動波形生成装置において駆動波形を生成していく過程を示す説明図である。

【符号の説明】

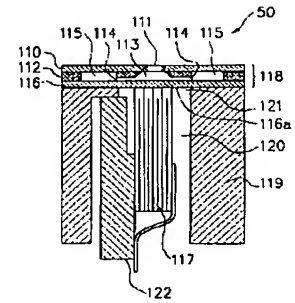
11	紙送り機構
12	キャリッジ機構
40	制御回路
41	インタフェース
42	RAM
42A	受信バッファ
42B	中間バッファ
42C	出力バッファ
43	ROM
44	発振回路
45	制御部
46	駆動波形生成回路

47	インタフェース
50	インクヘッド
51A～51N	シフトレジスタ
52A～52N	ラッチ回路
53A～53N	レベルシフタ
54A～54N	スイッチ回路
55A～55N	ピエゾ素子
60	メモリ
62	第1ラッチ
64	加算器
66	第2ラッチ
68	累算部
70	D/A変換器
72	電圧増幅部
74	電流増幅部
76	第1フラグ
78	第2フラグ
80、82	オアゲート
84、85	オアゲート
86、87	カウンタ
88、89	ナンドゲート
90、91	オアゲート
95	コンピュータ
100	インクジェット式プリンタ
101	キャリッジ
102	タイミングベルト
103	キャリッジモータ
104	ガイド部材
105	記録用紙
106	紙送りモータ
107	インクカートリッジ
108	キャッピング装置
109	クリーニング装置
110	ノズルプレート
111	ノズル開口
112	流路形成板
113	圧力発生室
114	インク供給口
115	インク室
116	振動板
117	圧電振動子
118	流路ユニット
119	基台
120	収容室
121	開口
122	固定基板

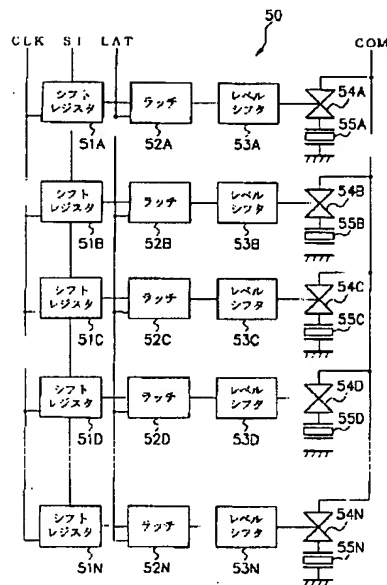
【図1】



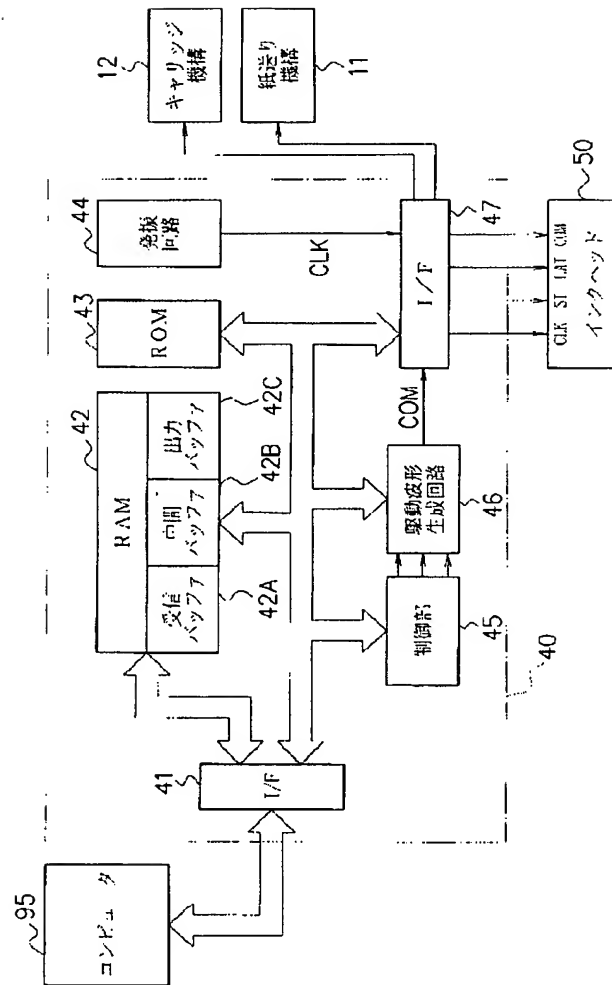
【図2】



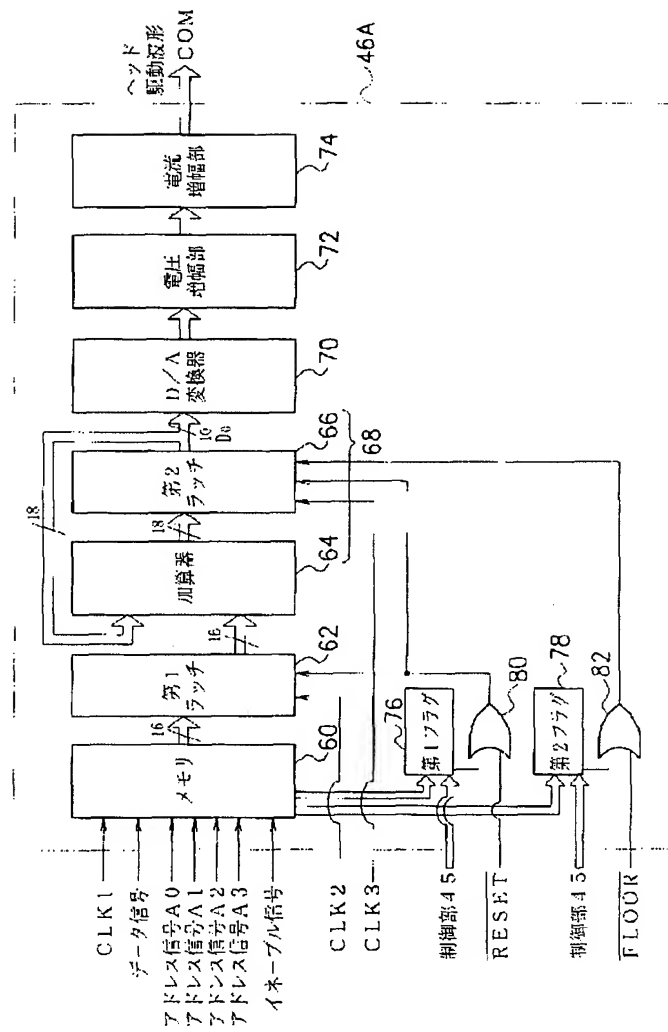
【図4】



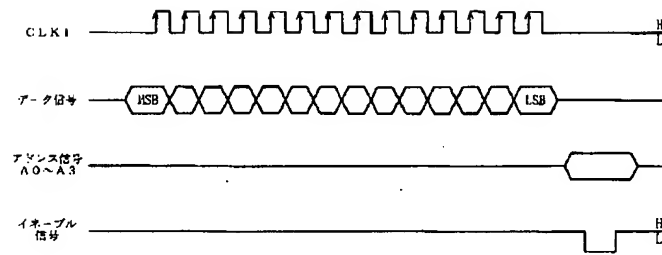
【図3】



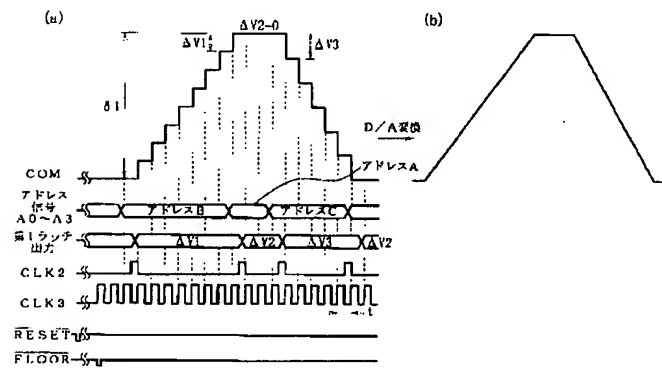
【図5】



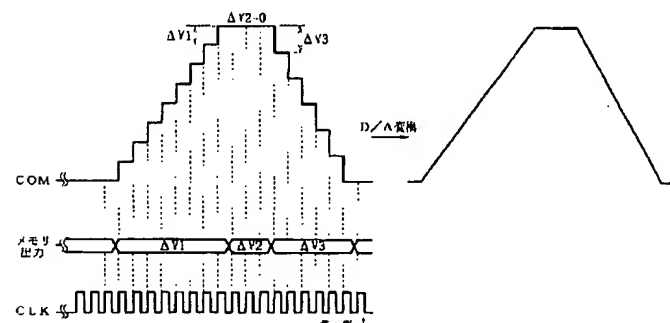
【図6】



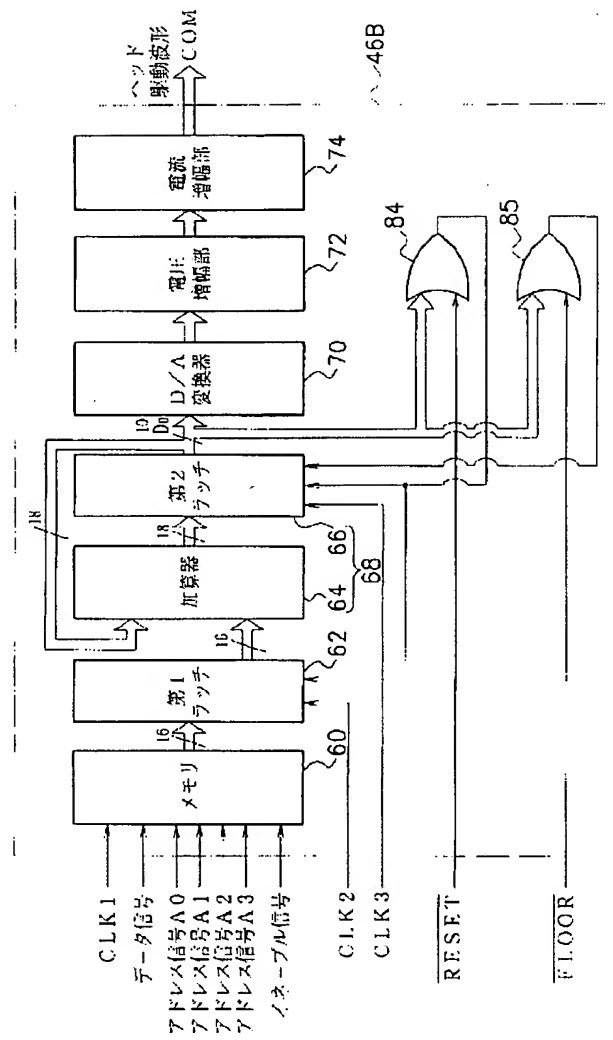
【図7】



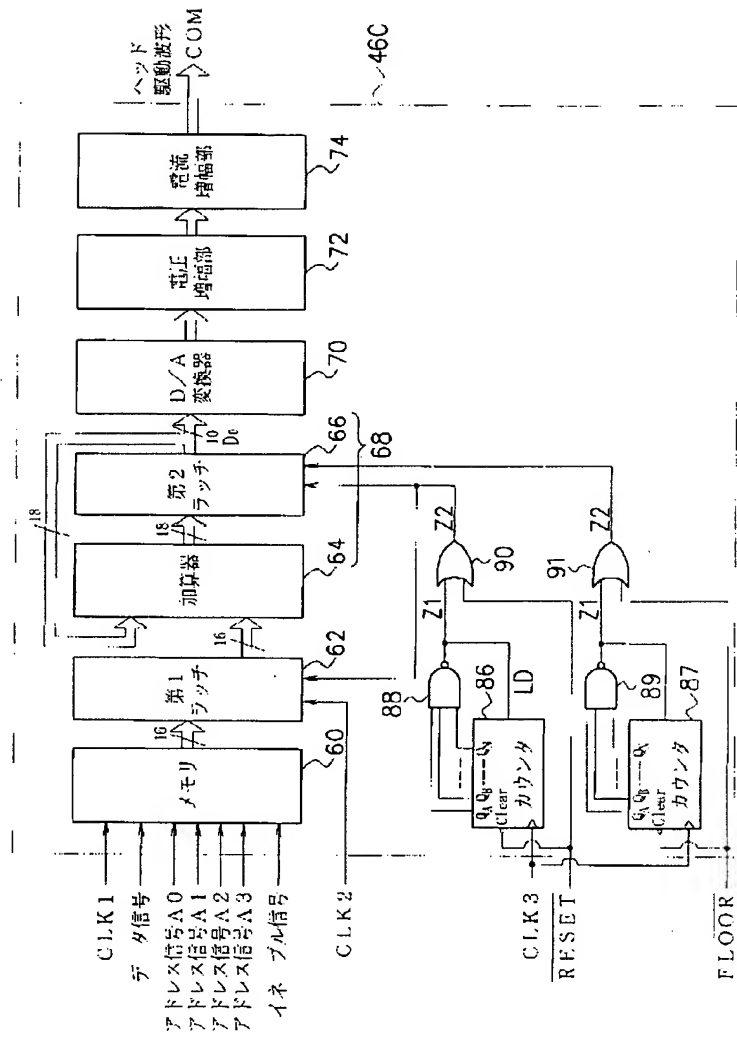
【図11】



【図8】



【図9】



【図10】

